

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-321656
 (43)Date of publication of application : 03.12.1996

(51)Int.CI. H01S 3/18

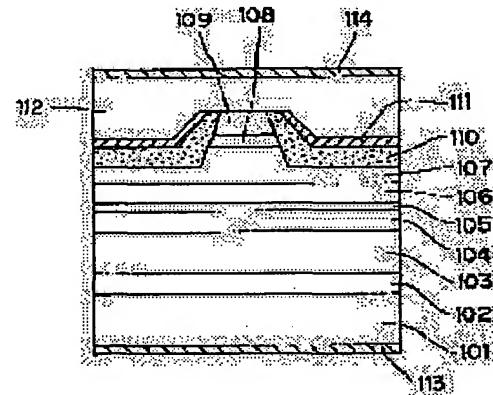
(21)Application number : 07-149738 (71)Applicant : NEC CORP
 (22)Date of filing : 25.05.1995 (72)Inventor : KOBAYASHI RYUJI
 HOTTA HITOSHI

(54) SEMICONDUCTOR LASER AND MANUFACTURE THEREOF

(57)Abstract:

PURPOSE: To dispense with the use of HCl in growing an AlInP buried layer by an MOVPE method in an AlGaInP red semiconductor laser.

CONSTITUTION: A semiconductor laser is so constituted that an MQW active layer 105, which consists of a GaInP (well) layer and an AlGaInP (barrier) layer, is held between AlGaInP light guide layers 104 and 106. AlGaInP clad layers 103 and 107 are arranged on both sides of the layer 105, the P side clad layer 107 is processed into a mesa type and the side surfaces of the mesa part of the layer 107 are filled with a material (an AlInP), which has a band gap larger than that of the layer 105 and has a refractive index lower than that of the clad layers 104 and 106. In the laser, the film thickness of an AlInP current blocking layer 110 is formed in a thickness of 0.5 μ m or thinner.



LEGAL STATUS

[Date of request for examination] 25.05.1995

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2669401

[Date of registration] 04.07.1997

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-321656

(43)公開日 平成8年(1996)12月3日

(51)Int.Cl.⁶
H01S 3/18

識別記号

府内整理番号

F I
H01S 3/18

技術表示箇所

審査請求 有 請求項の数5 FD (全8頁)

(21)出願番号 特願平7-149738

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(22)出願日 平成7年(1995)5月25日

(72)発明者 小林 隆二

東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 堀田 等

東京都港区芝五丁目7番1号 日本電気株式会社内

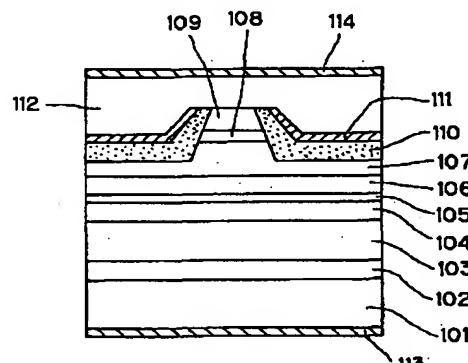
(74)代理人 弁理士 尾身 祐助

(54)【発明の名称】 半導体レーザおよびその製造方法

(57)【要約】

【目的】 AlGaInP系赤色半導体レーザにおいて、AlInP埋め込み層をMOVPE法で成長させる際にHClを用いなくても済むようにする。

【構成】 GaInP(井戸)とAlGaInP(障壁)からなるMQW活性層105をAlGaInP光ガイド層104、106で挟み、その両側にAlGaInPクラッド層103、107を配置し、p側のクラッド層107をメサ状に加工し、メサ部側面を活性層よりバンドギャップが大きくかつクラッド層より低屈折率の材料(AlInP)にて埋め込んだ半導体レーザにおいて、AlInP電流プロック層110の膜厚を0.5μm以下にする。



101…n型GaAs基板
102…n型GaAsバッファ層
103…n型AlGaInPクラッド層
104…nンドープAlGaInP光ガイド層
105…活性層
106…nンドープAlGaInP光ガイド層
107…p型AlGaInPクラッド層
108…p型GaInPヘテロバッファ層
109…p型GaAsキャップ
110…n型AlInP電流プロック層
111…n型GaAsキャップ層
112…p型GaAsコンタクト層
113…n側電極
114…p側電極

(2)

1

【特許請求の範囲】

【請求項1】活性層を第1導電型クラッド層とメサ形状を有する第2導電型クラッド層で挟んだダブルヘテロ構造を有し、前記メサ側部を活性層よりバンドギャップが大きくかつクラッドより低屈折率のAlを含んだIII-V族化合物半導体で埋め込んだ半導体レーザにおいて、前記埋め込み層の厚さが0.5μm以下であることを特徴とする半導体レーザ。

【請求項2】前記活性層がGaInPもしくはAlGaInPによりまたはそれらのいずれかを量子井戸として形成され、前記第1導電型および第2導電型クラッド層がAlGaInPにより形成され、かつ、前記埋め込み層が $(Al_xGa_{1-x})_{0.5}In_{0.5}P$ ($0.7 < x \leq 1.0$) により形成されていることを特徴とする請求項1記載の半導体レーザ。

【請求項3】前記埋め込み層の上にGaAsまたはGa_{0.5}In_{0.5}Pからなるキャップ層が積層されていることを特徴とする請求項1または2記載の半導体レーザ。

【請求項4】(1) 第1導電型半導体基板上に、第1導電型クラッド層、活性層、第2導電型クラッド層および絶縁膜を順次成長させる工程と、

(2) 前記絶縁膜を選択的にエッチングしてストライプ状のマスクを形成する工程と、

(3) 前記マスクを用いて前記第2導電型クラッド層を途中まで選択的にエッチングして該クラッド層をメサ形状に加工する工程と、

(4) 前記マスクの搭載された状態で前記第2クラッド層の表面に前記活性層よりバンドギャップが大きくかつ前記第2導電型クラッド層より低屈折率のAlを含んだIII-V族化合物半導体を0.5μm以下の厚さに選択的に成長させて第1埋め込み層を形成する工程と、を有することを特徴とする半導体レーザの製造方法。

【請求項5】前記第(4)の工程に続けて同一の結晶成長装置内において前記第1埋め込み層上にAlを含まない半導体を選択的に成長させて第2の埋め込み層を形成する工程が追加されていることを特徴とする請求項4記載の半導体レーザの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体レーザおよびその製造方法に関し、特にAlを含んだIII-V族化合物半導体を埋め込み層に用いた実屈折率導波型レーザに関する。

【0002】

【従来の技術】0.6μm帯で発振するAlGaInP系可視光半導体レーザは、ポインターやバーコードリーダ用光源として実用化されている。このレーザの構造は、リッジストライプ構造(例えば、エレクトロニクス・レターズ [Electronics Letters] 23巻 (1987

年) 1327頁～1328頁] が一般的である。この構造では、選択埋め込み層(電流プロック層)にGaAsを用い、この層での光吸収を利用して基本横モード発振を得ている。

【0003】この種の埋め込み型レーザの断面構造を図5に示す。図5に示したレーザの製造方法は、有機金属気相成長(以下、MOVPEと記す)装置を用いてn型GaAs基板201上にn型GaAsバッファ層202、n型AlGaInP外側クラッド層203、n型AlGaInP内側クラッド層204、活性層205、p型AlGaInP内側クラッド206、p型AlGaInP外側クラッド層207、p型GaInPヘテロバッファ層208、p型GaAsキャップ層209を順次成長させる。次に、このヘテロ構造基板をMOVPE装置から取り出し、通常の熱分解気相堆積法(熱CVD法)により、基板表面に酸化シリコン膜を堆積する。続いて通常のフォトリソグラフィ法を用いて酸化シリコン膜を5μm幅程度のストライプ状に加工する。

【0004】さらに、この酸化シリコン膜をマスクに用いてヘテロ構造基板をメサ状にエッチングする。その後、このヘテロ構造基板を再びMOVPE装置に導入し、n型GaAs電流プロック層210を選択的に成長させる。そしてMOVPE装置から取り出し、酸化シリコンマスクを除去後、再度MOVPE装置でp型GaAsコンタクト層212を成長させる。そして得られたヘテロ構造基板にn側電極213、p側電極214を形成して図5のレーザが得られる。

【0005】しかしこの構造の半導体レーザでは、光吸収による損失(導波路損失)のためにしきい値電流が上昇し、外部微分量子効率が低下するという問題があった。しきい値電流の上昇と外部微分量子効率の低下はレーザの駆動電流の上昇をもたらし、信頼性を低下させる。したがって、高信頼性のレーザを作製するために、しきい値電流の低減が不可欠である。

【0006】導波路損失を減らすためには、活性層よりバンドギャップが大きくクラッドより低屈折率のAlInPまたはAlGaInP層をGaAsの代わりに用いるレーザ構造(実屈折率導波型レーザ)が有効である。同様に、0.8～0.9μm帯で発振するAlGaAs系レーザにおいても、高Al組成のAlGaAsやAlAsを選択埋め込み層に用いる構造が導波路損失を低減するためには有効である。このようにAlを含んだIII-V族半導体(AlInP、AlGaInP、AlGaAs、AlAs、AlInAs、AlGaInAsなど)を埋め込み層に用いた実屈折率導波路レーザの従来例としては以下のようない報告がある。

【0007】第1の従来例は、萬濃らが報告したAl_{0.5}In_{0.5}Pを選択埋め込み層に用いた実屈折率導波型レーザであり、実屈折率導波型レーザの特徴である低50非点隔差(4μm)が報告されている(1989年秋季

(3)

3

第50回応用物理学学術講演予稿集3巻28a-ZG-4)。この報告では、逆メサ構造に高抵抗Al_{0.5}In_{0.5}Pとn型GaAsを埋め込んでいる。

【0008】第2の従来例は、本発明者らが報告したAl_{0.5}In_{0.5}Pを埋め込み層に用いたAlGaInP系レーザである(1994年半導体レーザ国際会議予稿集Th3.5 243頁)。この文献では、導波路損失を14cm⁻¹まで低減し、これによってしきい値電流の低減と外部微分量子効率の上昇が得られたことがGaAsを埋め込み層に用いたレーザと比較されて報告している。この報告では、順メサ構造へ高抵抗Al_{0.5}In_{0.5}Pとn型GaAsを埋め込んでいる。

【0009】第3の従来例は、島らが報告したAl_{0.7}Ga_{0.3}Asを埋め込み層に用いたAlGaAs系レーザであり、逆メサ構造へAl_{0.7}Ga_{0.3}Asを埋め込み、しきい値電流の低減と外部微分量子効率の向上を実現したことを報告している(1993年秋季第54回応用物理学学会学術講演会予稿集No.3 29p-k-14)。

【0010】選択埋め込み層にAlInPまたはAlGaInPまたはAlGaAsまたはAlInAsまたはAlAsを用いて実屈折率導波型レーザを作製する場合、Alを含んだ層を選択成長させなければならない。しかし、通常のMOVPE法で高Al組成のAlを含んだ層を選択的に成長させることは難しく、成長中にClを添加すること(1992年秋季第53回応用物理学学会学術講演予稿集No.316p-ZE-14、15およびジャーナル・オブ・クリスタル・グロース(Journal of Crystal Growth)124(1992)235-242頁)あるいはClを含んだ原料を用いること(ジャーナル・オブ・エレクトロケミカル・ソサイエティ(Journal of Electrochemical Society)138(1991)1817-1826頁)により選択成長を実現している。

【0011】

【発明が解決しようとする課題】AlInP、AlGaInP、AlGaInAs、AlInAsは格子定数のAl組成依存性が大きい。そして、これらの半導体をリッジ・ストライブルーザの選択埋め込み層に用いた場合、(111)面で構成されるメサ側部と(001)面で構成される平坦部でAl、Ga、Inの取り込まれる率がそれぞれ異なるため、成長層の組成が異なる。

【0012】通常、基板と同じ面方位である(001)面の格子定数が一致するように成長条件が選ばれるために、メサ側部では格子不整が発生し、界面で歪みを生ずる。歪みが大き過ぎる場合は転位(欠陥)が発生し、その転位は埋め込み層だけでなく活性層まで影響をおよぼし、レーザの信頼性を低下させることになる。

【0013】従来、この難点をMOVPE法の原料ガス中にHC1を添加したりClを含む原料を用いることに

(3)

4

より解決してきた。しかし、HC1を添加する場合は、HC1ボンベ中に酸素、水分等が残留していて純度に問題があり、成長層の結晶性を低下させるという問題がある。さらに、酸素、水分のためにステンレス配管が腐食されるという問題も起こる。また、Clを含んだ原料を用いる場合にも純度とステンレス配管の腐食という点ではHC1を使う場合と同様な問題がある。

【0014】本発明者らは、2インチウェハ上にHC1を添加して成長させたAlInPを選択埋め込み層に用いたAlGaInP系赤色レーザを試作し、レーザの信頼性や歩留りについて検討した。試作した半導体レーザの構造は、図5に示した従来の構造においてn型GaAs電流プロック層210をHC1添加MOVPE法で選択成長させたワイドバンドギャップ・低屈折率のn型(シリコンドープ)Al_{0.5}In_{0.5}P(厚さ0.7μm)に置き換えた構造である。

【0015】そしてAlInPは、(001)面で格子整合するように成長条件を設定して形成した。活性層はAlGaInPバリアとGaInPウェルからなる歪み量子井戸であり、発振波長が636nmになるように歪みとウェル厚が設定されている。その他のレーザ構造と製造方法は図5により説明した従来のレーザの場合と同様である。

【0016】試作したレーザの特性を評価したところ、従来のGaAsを埋め込み層に用いたレーザに比べてしきい値電流が低下、外部微分量子効率が上昇し、レーザ特性の向上が確認できた。しかし、このように特性の向上したレーザは2インチウェハに一部分(ガスの流れに対して上流側)から取れたものであり、残りの部分から取れたレーザはしきい値電流が高く、外部微分効率も低く、むしろ特性が悪化していた。歩留りは約7%(45素子中3素子)であった。

【0017】特性の悪かったレーザを透過型電子顕微鏡で調べたところ、埋め込み層に多数の転位が観察された。組成分析の結果から、AlInP層の組成が変化して基板との格子不整が発生し、その結果転位が生じたものと考えられた。2インチウェハ上でこのような組成ずれが起こった理由としては、HC1の濃度差が流れ方向に発生し、場所に依存してAlとInの組成比が変化したためと考えられる。このように、HC1添加MOVPE法で成長させたAlInPを埋め込み層に用いたレーザでは、組成変化のために歩留りが非常に低いという欠点がある。

【0018】一方、特性の良かった素子(7素子)についても雰囲気温度50℃で一定光出力5mWの通電試験にかけたところ、6素子は数百時間程度で急激に駆動電流が増加し、突発的に劣化してしまった。このレーザについても透過型電子顕微鏡で観察したところ、メサ側プロックのAlInP埋め込み層の界面から活性層に向かって転位が走っていた。従って、この転位が原因で突発

(4)

5

劣化が起こったと考えられる。

【0019】転位が発生した理由としては、前述したように(111)面であるメサ側部と(001)面である平坦部ではAlとInの取り込まれ率が異なるために組成が変化し、格子不整により転位が発生したためと考えられる。このように初期特性の良いレーザでも平坦部とメサ側部の組成の違いから界面で転位が発生し、レーザの信頼性を低下させるという欠点がある。

【0020】さらに、p型GaAsコンタクト層212と埋め込んだAlInP層の界面にも多数の欠陥が発生しているのが、走査型電子顕微鏡での断面観察において観察された。これらの欠陥もレーザの信頼性を低下させている一因と考えられる。この欠陥発生は、AlInP成長後、酸化シリコンマスク除去のためにウェハを大気にさらした時にAlInP表面が酸化・汚染されたことが原因である。

【0021】本発明の目的は、以上の従来例の欠点を克服して、AlInPまたはAlGaInPまたはAlInAsまたはAlGaInAsなどAlを含みかつ組成によって格子定数が変化する半導体を埋め込み層に用いたレーザにおいて、信頼性の高いレーザを歩留りよく提供しうるようすることである。

【0022】

【課題を解決するための手段】上記の目的を達成するため、本発明によれば、活性層を第1導電型クラッド層とメサ形状を有する第2導電型クラッド層で挟んだダブルヘテロ構造を有し、前記メサ側部を活性層よりバンドギャップが大きくかつクラッドより低屈折率のAlを含んだIII-V族化合物半導体で埋め込んだ半導体レーザにおいて、前記埋め込み層の厚さが0.5μm以下であることを特徴とする半導体レーザ、が提供される。そして、好ましくは、前記埋め込み層の上にGaAsまたはGa0.5In0.5Pからなるキャップ層が積層される。

【0023】また、本発明によれば、(1)第1導電型半導体基板上に、第1導電型クラッド層、活性層、第2導電型クラッド層および絶縁膜を順次成長させる工程と、(2)前記絶縁膜を選択的にエッチングしてストライプ状のマスクを形成する工程と、(3)前記マスクを用いて前記第2導電型クラッド層を途中まで選択的にエッチングして該クラッド層をメサ形状に加工する工程と、(4)前記マスクの搭載された状態で前記第2クラッド層の表面に前記活性層よりバンドギャップが大きくかつ前記第2導電型クラッド層より低屈折率のAlを含んだIII-V族化合物半導体を0.5μm以下の厚さに選択的に成長させて第1埋め込み層を形成する工程と、を有する半導体レーザの製造方法、が提供される。そして、好ましくは、前記第(4)の工程に続けて同一の結晶成長装置内において前記第1埋め込み層上にAlを含まない半導体を選択的に成長させて第2の埋め込み層を形成する工程が追加される。

6

【0024】

【作用】以下、本発明の半導体レーザおよびその製造方法の作用について説明する。図3は酸化シリコンマスク上に析出した多結晶の平均密度とAlInP層の厚さの関係を示した図である。黒丸(●)はHC1なし、白丸(○)はHC1を添加して成長させた結果である。図において、平均多結晶密度は、酸化シリコンマスクのエッチング除去可能な最大密度を“1”として、正規化された値で示されている。したがって、平均多結晶密度が1以下でレーザの作製が可能である。酸化シリコンマスクの幅は5μmで、レーザ作製に用いられるものと同じである。HC1を添加した場合、実験を行ったAlInP層の厚さが0.7μmまでは多結晶の析出は非常に少ない。しかし、前述したように流れ方向のHC1濃度差によるAlInP層の組成ばらつきのためにレーザの製造歩留りが低くなる。一方、HC1を添加しない場合は、AlInPの厚さが0.5μm以下であれば平均多結晶密度が1以下で選択成長が可能であり、HC1を添加していないことから製造歩留りも向上する。

【0025】図4は、作製したAlInP埋め込みレーザの推定寿命とAlInP層の厚さの関係を示した図である。推定寿命は、雰囲気温度50℃、一定光出力5mWの条件で駆動し、注入電流が初期値の1.2倍となる推定時間である。また、AlInPの成長はHC1を添加しつつ行なった。この図から明らかのように、埋め込むAlInP層の厚さが0.5μm以下であれば推定寿命は10000時間に達し、信頼性の高いレーザが得られる。これは、AlInP層の厚さが0.5μm以下であればメサ側部で生じた歪みによる転位の発生を抑制できるためである。

【0026】以上のように選択埋め込み層の厚さを0.5μm以下とする本発明の半導体レーザの構造を採用することにより信頼性の高いレーザを製造できる。また選択埋め込み層の成長を0.5μm以下とする本発明の製造方法を採用することによりHC1を添加することなく選択成長が実現でき、高歩留りで半導体レーザを製造できる。

【0027】さらに、AlInPまたはAlGaInP層を埋め込んだ後に酸化・汚染防止のためにGaAs、GaInPのAlを含まないキャップ層を連続成長させることにより、酸化シリコンマスク除去のために大気中にウェハをさらしても埋め込み層へのダメージをなくすことができ、信頼性の高いレーザを作製することができる。

【0028】

【実施例】次に、本発明の実施例について図面を参照して説明する。図1は、本発明の一実施例を示すAlGaInP系レーザの断面図である。同図に示されるように、本実施例の半導体レーザは、Siドープのn型GaAs基板101上に、Siドープのn型GaAsバッフ

(5)

ア層102 (Si濃度: $n = 1 \times 10^{18} \text{ cm}^{-3}$ 、膜厚: $t = 1 \mu\text{m}$)、Siドープのn型 (Al_{0.7}Ga_{0.3}) 0.5 In_{0.5}Pクラッド層103 ($n = 1 \times 10^{17} \text{ cm}^{-3}$ 、 $t = 0.6 \mu\text{m}$)、ノンドープの (Al_{0.5}Ga_{0.5}) 0.5 In_{0.5}P光ガイド層104 ($t = 50 \text{ nm}$)、活性層105としてノンドープGa_{0.5}In_{0.5}Pウェル ($t = 8 \text{ nm}$: 4層)、ノンドープ (Al_{0.5}Ga_{0.5}) 0.5 In_{0.5}Pバリア ($t = 5 \text{ nm}$: 3層) からなる多重量子井戸層、ノンドープの (Al_{0.5}Ga_{0.5}) 0.5 In_{0.5}P光ガイド層106 ($t = 50 \text{ nm}$)、Znドープのp型 (Al_{0.7}Ga_{0.3}) 0.5 In_{0.5}Pクラッド層107 (Zn濃度: $p = 1 \times 10^{17} \text{ cm}^{-3}$ 、 $t = 0.6 \mu\text{m}$)、Znドープのp型Ga_{0.5}In_{0.5}Pヘテロバッファ層108 ($p = 5 \times 10^{17} \text{ cm}^{-3}$ 、 $t = 0.1 \mu\text{m}$)、Znドープのp型GaAsキャップ層109 ($p = 1 \times 10^{18} \text{ cm}^{-3}$ 、 $t = 0.4 \mu\text{m}$)、Siドープのn型Al_{0.5}In_{0.5}P電流ブロック層110 ($n = 1 \times 10^{17} \text{ cm}^{-3}$ 、 $t = 0.1, 0.3, 0.5 \mu\text{m}$)、Siドープのn型GaAsキャップ層111 ($n = 1 \times 10^{18} \text{ cm}^{-3}$ 、 $t = 0.3 \mu\text{m}$)、ZnドープGaAsコンタクト層112 ($p = 3 \times 10^{18} \text{ cm}^{-3}$ 、 $t = 3 \mu\text{m}$) を有し、さらに基板裏面にn側電極113、p型GaAsコンタクト層112上にp側電極114を有する埋め込み型ダブルヘテロ構造となっている。

【0029】次に、図1に示した本実施例の半導体レーザの製造方法について説明する。図2(a)～(c)は、本実施例の製造方法を説明するための工程順断面図である。結晶成長には水冷式横型反応管を備えたMOVPE装置を用いた。原料としてAl₁Ga₁InP、Ga₁InPとAl₁InP成長には、トリメチルアルミニウム (TMA1)、トリエチルガリウム (TEGa)、トリメチルインジウム (TMIn)、 fosfphin (PH3) を用い、GaAs成長にはトリエチルガリウム (TEGa) と、アルシン (AsH₃) を用いた。

【0030】また、n型およびp型ドーパントとしてはジシラン (Si₂H₆) とジエチル亜鉛 (DEZn) を用いた。基板の加熱にはRFコイルを用いた。成長温度は660℃、成長圧力は70 torrとした。また、成長速度はAl₁Ga₁InP、Ga₁InPで1.5 μm/h、Al₁InPで0.5 μm/h、GaAsで4.5 μm/hである。

【0031】まず、n型GaAs基板101を硫酸系溶液でエッティング後、MOVPE反応管中に設置し、n型GaAsバッファ層102、n型 (Al_{0.7}Ga_{0.3}) 0.5 In_{0.5}Pクラッド層103、ノンドープ (Al_{0.5}Ga_{0.5}) 0.5 In_{0.5}P光ガイド層104、活性層105、ノンドープ (Al_{0.5}Ga_{0.5}) 0.5 In_{0.5}P光ガイド層106、p型 (Al_{0.7}Ga_{0.3}) 0.5 In_{0.5}Pクラッド層107、p型Ga_{0.5}In_{0.5}Pへ

8

テロバッファ層108、p型GaAsキャップ層109を順次成長させ、図2(a)に示すヘテロ構造基板を得る。

【0032】反応管から取り出した後、熱CVD (400℃) で酸化シリコンを0.3 μmの膜厚に堆積する。次に、この酸化シリコンを通常のフォトリソグラフィ技術により5 μm幅のストライプ状にエッチングし、酸化シリコンマスク115を形成する。次いで、酸化シリコンマスク115をマスクとして、通常のエッチング液でp型GaAsキャップ層109、p型Ga₁InPヘテロバッファ層108、p型Al₁Ga₁InPクラッド層107を選択的にエッチングして、図2(b)に示されるように、ヘテロ構造基板にメサ構造を形成する。

【0033】この基板を再び反応管に設置し、酸化シリコンマスク115を用いて、n型Al₁InP電流ブロック層110 (0.1, 0.3, 0.5 μm)、n型GaAsキャップ層111を連続的に選択成長させる [図2(c)]。ここで、Al₁InP層は膜厚を0.5 μm以下にしているため (試料として、ブロック層の膜厚を3種類に変えて製作した)、HClを添加することなく、通常の成長方法で選択成長が可能であった。

【0034】その後、反応管から取り出して酸化シリコンマスク115を除去した後、再び反応管に設置してp型GaAsコンタクト層112を成長させた。最後に、基板裏面にAu-Gaからなるn側電極を、p型GaAsコンタクト層112上にCr-Auからなるp側電極114を形成して図1の構造を持つ半導体レーザを得た。

【0035】得られたレーザ (共振器長500 μm、端面は30%～95%コーティング) の最も低いしきい値電流は36 mA、スロープ効率は0.80 W/Aで従来のGaAs埋め込みレーザ (しきい値電流は50 mA、スロープ効率は0.60 W/A) を上回る特性だった。そしてレーザ特性は、Al₁InP電流ブロック層110の厚さ (0.1～0.5 μm) に大きく依存せずほぼ同じであった。発振波長は636 nmである。2インチ基板の3ヶ所 (ガスの流れに対して上流、中流、下流) から得た65素子のレーザのうち、しきい値電流40 mA以下でスロープ効率0.70 W/A以上のレーザは58素子であり、歩留りは90%と従来より大きく向上した。

【0036】また、これらのレーザ素子 (15素子) を雰囲気温度50℃で一定出力5 mWの通電試験にかけたところ13素子は3000時間を越えて突発劣化することなく安定に動作した。これらのレーザの推定寿命は駆動電流の増加率から10000時間と予測できた。

【0037】以上の実施例は電流ブロック層がAl₁InPである場合について述べたが (Al_{1-X}Ga_{1-X}) 0.5 In_{0.5}P層 (0.7 < X < 1) を用いた場合でも0.5 μmまでは、HCl添加することなく選択成長が可能

(6)

9

であり、AlInPの場合と同様に信頼性の高いレーザが高歩留りで得られた。

【0038】なお、本実施例ではAlInPやAlGaInPを埋め込み層の材料に用いた場合を述べたが、その他、AlInAs、AlGaInAs、AlInN、AlGaInNなど組成によって格子定数が変化し、かつ、Alを含む化合物半導体を埋め込み層形成材料に用いた場合にも本発明が適用できる。

【0039】

【発明の効果】以上説明したように、本発明による半導体レーザは、クラッド層に形成されたメサ部の側面を活性層よりバンドギャップが大きくクラッド層より低屈折率のAlを含む0.5μm以下の埋め込み層で埋め込んだものであるので、HClを添加することなく埋め込み層を選択成長させることができくなる。したがって、本発明によれば、結晶成長装置の腐食を防止することができるとともに埋め込み成長層の結晶性を向上させることができ。さらに、本発明によれば、埋め込み層がメサ部側面と平坦部とで組成および格子定数が異なって形成されても転位の発生を抑制することができるようになり、信頼性の高い実屈折率導波型レーザを高歩留りで製造することが可能になる。

【図面の簡単な説明】

【図1】 本発明の一実施例の半導体レーザの構造を示す断面図。

【図2】 図1に示す実施例の製造方法を説明するための工程順断面図。

(6)

10

【図3】 本発明の作用を説明するための、埋め込み層の膜厚と酸化シリコンマスク上に析出した埋め込み材料の平均多結晶密度との関係を示すグラフ。

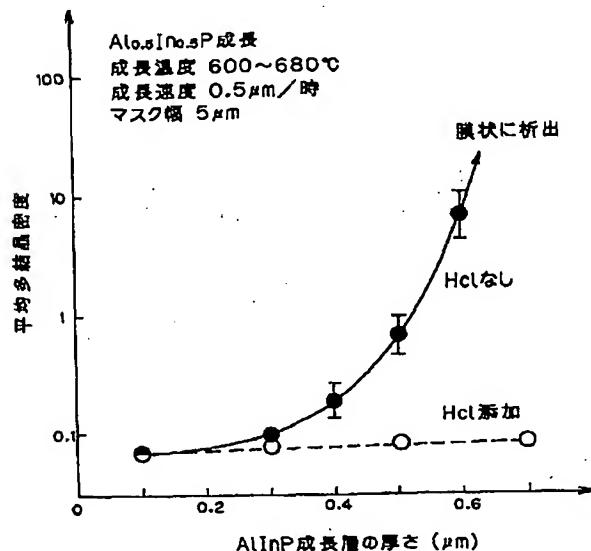
【図4】 本発明の作用を説明するための、埋め込み層の膜厚と推定寿命との関係を示すグラフ。

【図5】 従来の半導体レーザの断面図。

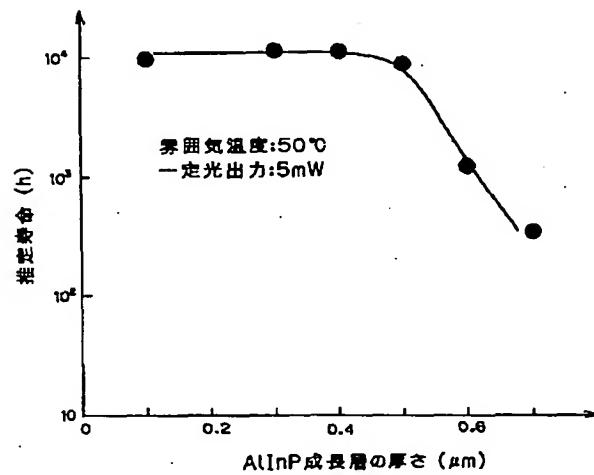
【符号の説明】

101、201 n型GaAs基板
 102、202 n型GaAsバッファ層
 103 n型AlGaInPクラッド層
 203 n型AlGaInP外側クラッド層
 104 ノンドープAlGaInP光ガイド層
 204 n型AlGaInP内側クラッド層
 105、205 活性層
 106 ノンドープAlGaInP光ガイド層
 206 p型AlGaInP内側クラッド層
 107 p型AlGaInPクラッド層
 207 p型AlGaInP外側クラッド層
 108、208 p型GaInPヘテロバッファ層
 109、209 p型GaAsキャップ層
 110 n型AlInP電流ブロック層
 210 n型GaAs電流ブロック層
 111 n型GaAsキャップ層
 112、212 p型GaAsコンタクト層
 113、213 n側電極
 114、214 p側電極
 115 酸化シリコンマスク

【図3】

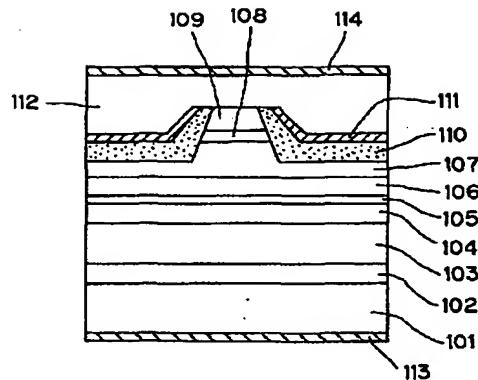


【図4】



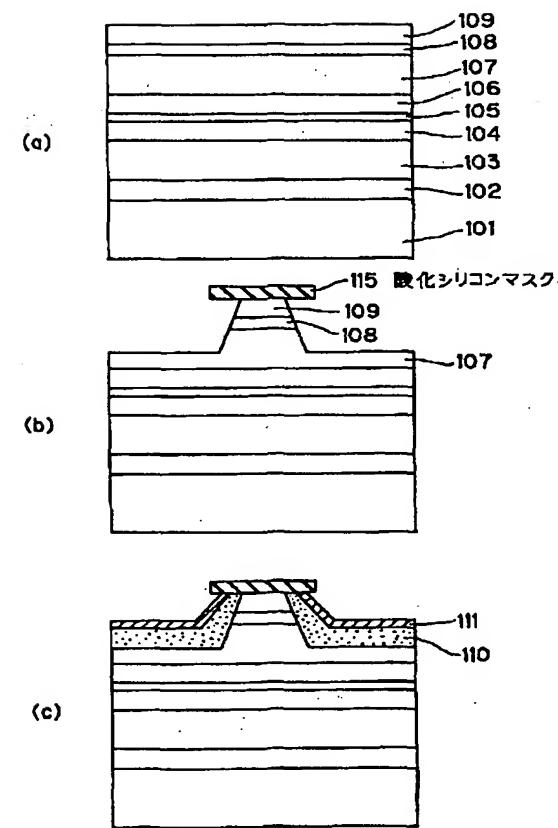
(7)

【図1】



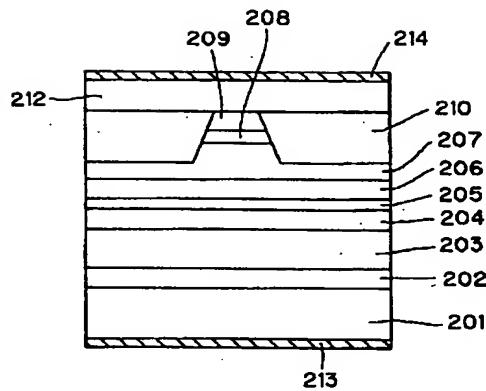
101 … n型GaAs基板
 102 … n型GaAsバック層
 103 … n型AlGInPクラッド層
 104 … ノンドープAlGInP光ガイド層
 105 … 活性層
 106 … ノンドープAlGInP光ガイド層
 107 … p型AlGInPクラッド層
 108 … p型GaInPヘテロバック層
 109 … p型GaAsキャップ層
 110 … n型AlInP電流ブロック層
 111 … n型GaAsキャップ層
 112 … p型GaAsコンタクト層
 113 … n側電極
 114 … p側電極

【図2】



(8)

【図5】



201…n型GaAs基板
 202…n型GaAsバッファ層
 203…n型AlGaInP外側クラッド層
 204…n型AlGaInP内側クラッド層
 205…活性層
 206…p型AlGaInP内側クラッド層
 207…p型AlGaInP外側クラッド層
 208…p型GaInPヘテロバッファ層
 209…p型GaAsキャップ層
 210…n型GaAs電流ブロック層
 212…p型GaAsコンタクト層
 213…n側電極
 214…p側電極